

Nro. ord.	Apellido y nombre	L.U.	#hojas

ORGANIZACIÓN DEL COMPUTADOR I - **Parcial**

Verano 2020

Ej.1	Ej.2	Ej.3	Ej.4	Nota

Aclaraciones

- Anote apellido, nombre, LU y numere *todas* las hojas entregadas
- Entregar cada ejercicio en HOJAS SEPARADAS.
- Cada ejercicio se califica con Bien, Regular o Mal. La división de los ejercicios en incisos es meramente orientativa. Los ejercicios se califican globalmente.
- El parcial **NO** es a libro abierto, pero puede tener los apuntes provistos por la cátedra y una hoja A4 con apuntes propios
- **Importante:** Justifique sus respuestas. Las soluciones a ejercicios de la práctica que se utilicen deben ser incluidas en el examen.
- El parcial se aprueba con los ejercicios 1, 2 Bien y del 3 y 4 a lo sumo uno Regular y el otro Bien.

Ejercicio 1 Un satellite opera con un sistema de punto flotante de 8bits llamado FLATO. Este sistema tiene 1 bit para el signo, representa la mantisa sin signo y normalizada 1., el exponente en complemento a 2, y usa el siguiente formato:

Signo (1bit)	Exponente (2bits)	Mantisa (5bits)
--------------	-------------------	-----------------

- Muestre la representación del real más cercano al número $(-0,55)_{10}$ representable en formato FLATO. ¿Cuál es ese número?
- Si la misma tira de bits obtenida en el inciso anterior, fuera interpretada como un número entero en complemento a 2 de 8 bits, ¿Qué número representaría?
- Constuya un circuito usando circuitos combinatorios que le cambie el signo a un número de 8 bits que recibe en 8 líneas de entrada. El circuito debe tener una señal $FLATO_{en}$ que haga que si está prendida, el número a interpretar debe ser FLATO y si está apagada el número debe ser interpretado en complemento a 2.
- Adapte el circuito del inciso anterior para que tenga un registro de entrada para ingresar el número de 8 bits y un registro de salida para guardar el resultado, y que compute el cambio de signo usando el *clock*.

Ejercicio 2

La arquitectura de un satellite que orbita el planeta tierra, tiene 2 registros de propósito general R0 y R1 de 8 bits cada uno, direccionamiento a byte con direcciones de memoria de 6 bits y palabras de 8 bits, y soporta el siguiente conjunto de instrucciones:

LOAD Rx, [M]	Levanta un valor de memoria en un registro.
LOAD Rx, IMM	Carga en Rx el inmediato IMM.
TINC Rx, Ry	Si $Rx \geq Ry$, entonces $Rx \leftarrow 0$ y activa del FLAG de Overflow. Sino, $Rx \leftarrow Rx + 1$
JV 0xOFFSET	Si está el flag de overflow activado, $PC = PC + OFFSET$, donde $OFFSET$ es un entero interpretado en complemento a 2.

- ¿Cuál es el tamaño de la memoria del sistema?
- Diseñe el formato de instrucción.
- Escriba el microcódigo de todo el ciclo de instrucción de cada una de las instrucciones.
- Diagrama el camino de datos necesario para realizar el *execute* de las instrucciones de la arquitectura. *No hace falta incluir la unidad de control en el diagrama.*

Ejercicio 3

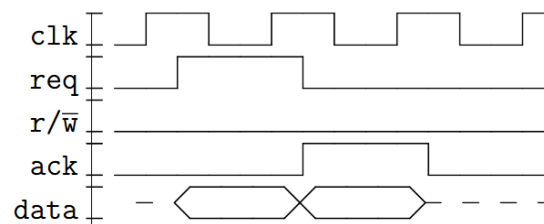
Un reactor nuclear tiene un procesador ORGA1i con un sensor de temperatura mapeado en la dirección de memoria 0xFFCA. Este sensor mide continuamente la temperatura del reactor y escribe los grados centígrados (°C) en dicha posición de memoria como un número entero en complemento a 2 de 16 bits. Además, en la posición 0xFFCB está mapeado un dispositivo que activa una alarma si se escribe el valor 0x0001. En el reactor se ejecuta continuamente el siguiente programa que comienza en la posición de memoria 0x0000:

```
main:
    MOV R1, 0x0000
    MOV R0, 0x00FA
loop:
    CMP R1, R0
    JGE end
    JMP loop
end:
    MOV [0xFFCB], 0x0001
```

- Calcule el *offset* del salto JE y la posición de memoria a la que salta el salto JMP.
- Usando la planilla de seguimiento, realice el seguimiento del programa del reactor como si se ejecutara en la máquina ORGA1. *Ayuda: El programa no termina. Completar la planilla hasta que se repita alguna instrucción.*
- Escriba la rutina de atención de interrupción del *clock*, que lea la temperatura y una vez cada 5 segundos actualice en R1 la cantidad de veces que la temperatura superó los 1024°C desde la última actualización. Suponer que el reloj interrumpe al procesador 100 veces por segundo y que todas las componentes del sistema funcionan a frecuencias mucho más altas.

Ejercicio 4

En el reactor principal de una central nuclear, funciona un sistema de monitoreo que mide continuamente un centenar de variables. El sistema de monitoreo tiene una memoria con direcciones de 16 bits, y trabaja con direccionamiento a byte. Para que se puedan evaluar rápidamente las condiciones del reactor, se le adapta una memoria cache de correspondencia directa. La memoria cache puede almacenar hasta **512** bytes de información (sin contar el espacio necesario para los tags) y se organiza en 8 líneas. A su vez, el CPU escribe en la memoria cache usando un bus de 100KHz según el siguiente diagrama:



- Calcule cuánto mide un bloque de la memoria cache y cuántas líneas entran en un bloque.
- Indique cómo se distribuyen los bits de una dirección de memoria en los campos correspondientes a la memoria cache del reactor.
- Suponiendo que el clock del bus es de 100KHz, calcule la máxima tasa de transferencia para escritura.
- Realice el diagrama para la lectura de datos de la memoria cache a través del bus.